

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 2001-166751
 (43) Date of publication of application : 22.06.2001

(51) Int.CI. G09G 3/36
 G02F 1/133
 G09G 3/20
 H04N 5/66

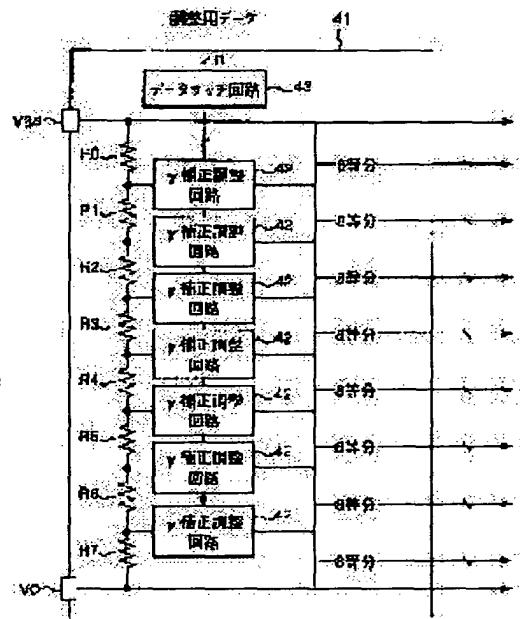
(21) Application number : 11-351459 (71) Applicant : SHARP CORP
 (22) Date of filing : 10.12.1999 (72) Inventor : NAKAO TOMOAKI

(54) REFERENCE VOLTAGE GENERATION CIRCUIT FOR DISPLAYING GRAY SCALE AND LIQUID CRYSTAL DISPLAY DEVICE USING THE SAME

(57) Abstract:

PROBLEM TO BE SOLVED: To alter a α -correction characteristic according to characteristics of a liquid crystal material and a liquid crystal panel.

SOLUTION: Resister elements R0-R7 have resistance ratios for α -correction and generates α -corrected intermediate voltages based on the voltage across both input terminals V0, V64. α -correction adjusting circuits 42 adjust the α -corrected intermediate voltages upward or downward based on the data for adjustment latched by a data latch circuit 43. In such a manner, the α -correction characteristic can be altered according to the characteristics of the liquid crystal material and liquid crystal panel without modifying a design of a source driver, by providing the data latch circuit 43 with adjustment data in accordance with the characteristics of the liquid crystal material and liquid crystal panel.



LEGAL STATUS

[Date of request for examination] 18.01.2002

[Date of sending the examiner's decision of rejection] 10.06.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2003-13137

[Date of requesting appeal against examiner's decision] 10.07.2003

[decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-166751

(P2001-166751A)

(43)公開日 平成13年6月22日(2001.6.22)

(51)Int.Cl. ⁷	識別記号	F I	テ-マコ-ト ⁸ (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	5 2 0	G 0 2 F 1/133	5 2 0 5 C 0 0 6
	5 5 0		5 5 0 5 C 0 5 8
	5 7 5		5 7 5 5 C 0 8 0
G 0 9 G 3/20	6 2 3	G 0 9 G 3/20	6 2 3 F

審査請求 未請求 請求項の数 9 OL (全 12 頁) 最終頁に続く

(21)出願番号 特願平11-351459

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(22)出願日 平成11年12月10日(1999.12.10)

(72)発明者 中尾 友昭

大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内

(74)代理人 100062144

弁理士 青山 葵 (外1名)

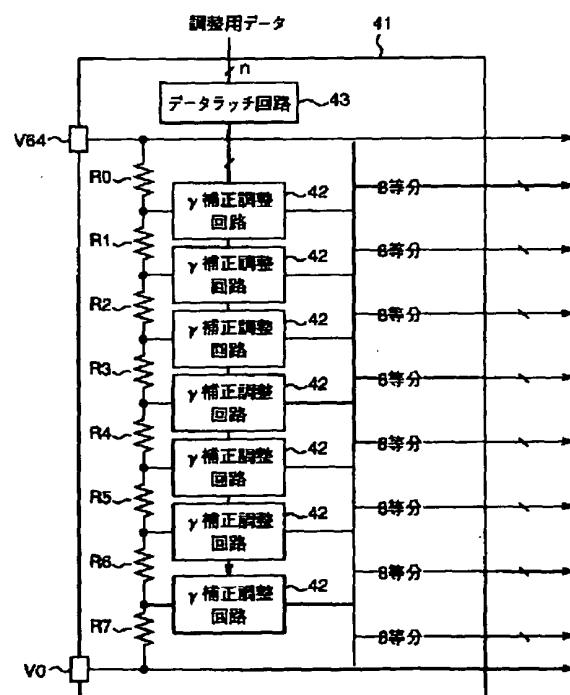
最終頁に続く

(54)【発明の名称】 階調表示基準電圧発生回路およびそれを用いた液晶駆動装置

(57)【要約】

【課題】 液晶材料や液晶パネルの特性に応じて γ 補正特性を変更する。

【解決手段】 抵抗素子R0～R7は、 γ 補正用の抵抗比を有して両入力端子V0, V64間の電圧に基づいて γ 補正された中間電圧を生成する。 γ 補正調整回路42は、データラッチ回路43にラッチされた調整用データに基づいて、 γ 補正された中間電圧を上方あるいは下方に調整する。こうして、データラッチ回路43に液晶材料や液晶パネルの特性に応じた調整用データを与えることによって、ソースドライバの設計を変更することなく液晶材料や液晶パネルの特性に合わせて γ 補正特性を変更できる。



【特許請求の範囲】

【請求項1】 表示データをデジタル-アナログ変換する際に用いる階調表示用の基準電圧を生成する階調表示基準電圧発生回路において、複数レベルの基準電圧を生成する基準電圧生成回路と、外部からの調整用データに基づいて、上記基準電圧を調整する調整回路を備えたことを特徴とする階調表示基準電圧発生回路。

【請求項2】 請求項1に記載の階調表示基準電圧発生回路において、
上記調整回路は、

上記基準電圧の入力端子と、上記調整用データの入力端子と、調整後の電圧の出力端子と、上記調整用データに応じて上記基準電圧よりも高い電圧あるいは上記基準電圧よりも低い電圧を生成して上記調整後の電圧として出力する調整後電圧生成回路を備えていることを特徴とする階調表示基準電圧発生回路。

【請求項3】 請求項2に記載の階調表示基準電圧発生回路において、

上記調整後電圧生成回路は、

上記調整用データに応じた電位差を発生する電位差発生回路と、

上記基準電圧と電位差との和電圧を出力する和電圧出力回路を備えて、

上記和電圧出力回路からの和電圧を上記調整後の電圧として出力することを特徴とする階調表示基準電圧発生回路。

【請求項4】 請求項2に記載の階調表示基準電圧発生回路において、

上記調整後電圧生成回路は、

上記入力端子と出力端子との間に介設されて、流れる電流値に応じた電位差を両端に発生させる抵抗素子と、1以上の定電流源と、

上記調整用データに基づいてオンオフすると共に、上記定電流源と抵抗素子との間に介設された1以上のスイッチ素子を備えて、

上記調整用データに基づいて各スイッチ素子のオンオフを制御することによって、上記抵抗素子に流れる電流値を変化させて上記電位差を変化させようになっていることを特徴とする階調表示基準電圧発生回路。

【請求項5】 請求項4に記載の階調表示基準電圧発生回路において、

上記抵抗素子と出力端子との間に介設されたバッファアンプを備えたことを特徴とする階調表示基準電圧発生回路。

【請求項6】 請求項4あるいは請求項5に記載の階調表示基準電圧発生回路において、

上記定電流源は、nを正の整数として、 $2^{(n-1)}$ の重み付けされた電流を発生し、

上記調整用データは、2の補数表現による2進数の多ビ

ットデジタルデータであることを特徴とする階調表示基準電圧発生回路。

【請求項7】 請求項4あるいは請求項5に記載の階調表示基準電圧発生回路において、

上記定電流源は、上記抵抗素子に電流を流し込む1以上の第1定電流源と、上記抵抗素子から電流を流し出す1以上の第2定電流源で構成されており、

上記スイッチ素子は、上記抵抗素子に電流を流し込む第1定電流源、及び、上記抵抗素子から電流を流し出す第2定電流源を設定するようになっていることを特徴とする階調表示基準電圧発生回路。

【請求項8】 請求項1乃至請求項7の何れか一つに記載の階調表示基準電圧発生回路において、

上記基準電圧生成回路は、 γ 補正された基準電圧を生成するようになっており、

上記調整回路は、上記 γ 補正された基準電圧を調整する γ 補正調整回路であることを特徴とする階調表示基準電圧発生回路。

【請求項9】 請求項1乃至請求項8の何れか一つに記載の階調表示基準電圧発生回路を備えたことを特徴とする液晶駆動装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、液晶駆動装置等に用いられる階調表示基準電圧発生回路、及び、それを用いた液晶駆動装置に関する。

【0002】

【従来の技術】上記階調表示基準電圧発生回路は2つの電圧の中間電圧を作る回路である。例えば、アクティブ

30 マトリックス方式の液晶表示装置における液晶駆動部等では、抵抗分割を用いて中間電圧が作られる。そして、抵抗分割用の抵抗には、 γ 補正と呼ばれる抵抗比を持たせており、この抵抗比の比率に応じて液晶材料の光学特性を補正し、より自然な階調表示を実現するようにしている。

【0003】以下に、上記階調表示基準電圧発生回路を備えた液晶表示装置の構成、その液晶表示装置におけるTFT(薄膜トランジスタ)方式の液晶パネルの構成、その液晶駆動波形、および、そのソースドライバの構成について説明する。

【0004】図6は、アクティブマトリックス方式の代表例であるTFT方式の液晶表示装置のブロック構成を示す。この液晶表示装置は、液晶表示部とそれを駆動する液晶駆動回路(液晶駆動部)とに分かれる。上記液晶表示部は、TFT方式の液晶パネル1を有している。そして、液晶パネル1内には、液晶表示素子(図示せず)と後に詳述する対向電極(共通電極)2とが設けられている。

【0005】一方、上記液晶駆動回路には、IC(集積回路)で成るソースドライバ3およびゲートドライバ4と、コントローラ5と、液晶駆動電源6が搭載されてい

る。そして、コントローラ5は、ソースドライバ3に表示データDおよび制御信号S1を入力する一方、ゲートドライバ4には垂直同期信号S2を入力する。さらに、ソースドライバ3およびゲートドライバ4に水平同期信号を入力する。

【0006】上記構成において、外部から入力された表示データは、上記コントローラ5を介してデジタル信号である表示データDとしてソースドライバ3に入力される。そうすると、ソースドライバ3は、入力された表示データDを時分割して第1ソースドライバ～第nソースドライバにラッチし、その後、コントローラ5から入力される上記水平同期信号に同期してD/A変換する。そして、時分割された表示データDをD/A変換して成る階調表示用のアナログ電圧(以下、階調表示電圧と言う)を、ソース信号ライン(図示せず)を介して、液晶パネル1内における対応する上記液晶表示素子に出力するのである。

【0007】図7は、上記液晶パネル1の構成を示す。液晶パネル1には、画素電極11、画素容量12、画素電極11への電圧印加をオン・オフ制御するTFT13、ソース信号ライン14、ゲート信号ライン15、対向電極16(図6における対向電極2に相当)が設けられている。ここで、画素電極11、画素容量12およびTFT13によって1画素分の上記液晶表示素子Aが構成される。

【0008】上記ソース信号ライン14には、図6におけるソースドライバ3から、表示対象画素の明るさに応じた上記階調表示電圧が与えられる。一方、ゲート信号ライン15には、ゲートドライバ4から、列方向に並んだTFT13を順次オンするような走査信号が与えられる。そして、オン状態のTFT13を介して、当該TFT13のドレインに接続された画素電極11にソース信号ライン14の階調表示電圧が印加され、上記対向電極16との間の画素容量12に蓄積される。こうして、液晶の光透過率が上記階調表示電圧に応じて変化されて、画素表示が行われるのである。

【0009】図8および図9に、液晶駆動波形の一例を示す。図8および図9において、21, 25はソースドライバ3の駆動波形であり、22, 26はゲートドライバ4の駆動波形である。また、23, 27は対向電極16の電位であり、24, 28は画素電極11の電圧波形である。ここで、液晶材料に印加される電圧は、画素電極11と対向電極16との電位差であり、図中においては斜線で示している。

【0010】例えば、図8の場合は、上記ゲートドライバ4の駆動波形22のレベルが「H」の期間だけTFT13がオンし、ソースドライバ3の駆動波形21と対向電極16の電位23との差の電圧が画素電極11に印加される。その後、ゲートドライバ4の駆動波形22のレベルは「L」となり、TFT13はオフ状態となる。その場

合に、画素には画素容量12が存在するために、上述の電圧が維持されるのである。

【0011】図9の場合も同様である。但し、図8と図9とは液晶材料に印加される電圧が異なる場合を示しており、図8の場合は、図9の場合と比べて印加電圧が高くなっている。このように、液晶材料に印加する電圧をアナログ電圧として変化させることによって、液晶の光透過率をアナログ的に変え、多階調表示を実現するのである。尚、表示可能な階調数は、液晶材料に印加される10 アナログ電圧の選択肢の数によって決定される。

【0012】図10は、図6におけるソースドライバ3を構成する第nソースドライバのブロック図の一例を示す。入力されたデジタル信号の表示データDは、R(赤), G(緑), B(青)の表示データ(DR, DG, DB)を有している。そして、この表示データDは、一旦入力ラッピング回路31にラッチされた後、コントローラ5からスタートパルスSPおよびクロックCKによってシフトするシフトレジスタ32の動作に合わせて、時分割によってサンプリングメモリ33に記憶される。その後、コントローラ5からの水平同期信号(図示せず)に基づいてホールドメモリ34に一括転送される。尚、Sはカスケード出力である。

【0013】階調表示基準電圧発生回路39は、外部基準電圧発生回路(図6における液晶駆動電源6に相当)から供給される電圧VRに基づいて、各レベルの基準電圧を発生する。ホールドメモリ34のデータは、レベルシフタ回路35を介してD/A変換回路(デジタル・アナログ変換回路)36に送出され、階調表示基準電圧発生回路39からの各レベルの基準電圧に基づいてアナログ電圧に変換される。そして、出力回路37によって、液晶駆動電圧出力端子38から、上記階調表示電圧として、各液晶表示素子Aのソース信号ライン14に出力されるのである。すなわち、上記基準電圧のレベル数が上記表示可能な階調数となるのである。

【0014】図11に、上述のような複数の基準電圧を発生して中間電圧を生成する階調表示基準電圧発生回路39の構成を示す。尚、図11における階調表示基準電圧発生回路39は、64通りの基準電圧を発生するよう正在する。

【0015】この階調表示基準電圧発生回路39は、V0, V8, V16, V24, V32, V40, V48, V56およびV64で表わされる9個の中間調電圧入力端子と、 γ 補正のための抵抗比を持たせた抵抗素子R0～R7と、各抵抗素子R0～R7の両端間に直列に8個ずつ接続された合計64個の抵抗(図示せず)で構成されている。このように、 γ 補正と呼ばれる抵抗比をソースドライバ3に内蔵し、上記階調表示電圧に変換するための液晶駆動出力電圧に折れ線特性を持たせるようにしている。したがって、上記抵抗比の比率によって液晶材料の50 光学特性を補正することによって、液晶材料の光学特性

に合わせた自然な階調表示を行うことができるのである。尚、従来の階調表示基準電圧発生回路39における液晶駆動出力電圧の特性例を図12に示す。

【0016】

【発明が解決しようとする課題】しかしながら、上記従来の階調表示基準電圧発生回路においては、以下のような問題がある。すなわち、最適な γ 補正特性(図12に示す液晶駆動出力電圧の折れ線特性)は、液晶材料の種類や液晶パネルの画素数によって異なり、液晶モジュール毎に異なる。そして、ソースドライバ3に内蔵される階調表示基準電圧発生回路39の抵抗分割比は、ソースドライバ3の設計段階において決定されている。したがって、適用する液晶モジュールの液晶材料の種類や液晶パネルの画素数に応じて γ 補正特性を変更する場合には、その都度ソースドライバ3を作り換えなければならないと言う問題がある。

【0017】尚、上記外部基準電圧発生回路から中間調電圧入力端子V0～V64に供給される複数の中間調電圧を調整する基準電圧調整手段を設けて、この基準電圧調整手段によって各中間調電圧入力端子V0～V64に供給される中間調電圧を調整する方法も考えられる。しかしながら、上記基準電圧調整手段を設けることによって端子数が増加したり回路規模が大きくなつて、製造コストが増加するという問題がある。

【0018】そこで、この発明の目的は、製造コストを増加させることなく液晶材料や液晶パネルの特性に応じて γ 補正特性を変更できる階調表示基準電圧発生回路、および、それを用いた液晶駆動装置を提供することにある。

【0019】

【課題を解決するための手段】上記目的を達成するため、第1の発明は、表示データをデジタル-アナログ変換する際に用いる階調表示用の基準電圧を生成する階調表示基準電圧発生回路において、複数レベルの基準電圧を生成する基準電圧生成回路と、外部からの調整用データに基づいて上記基準電圧を調整する調整回路を備えたことを特徴としている。

【0020】上記構成によれば、基準電圧生成回路によって生成された複数レベルの基準電圧の夫々が、外部からの調整用データに基づいて調整回路によって調整される。したがって、当該階調表示基準電圧発生回路が一旦液晶駆動装置に搭載された後でも、外部から上記調整用データを与えることによって、当該液晶駆動装置を作り変えることなく、液晶材料や液晶パネルの特性に合わせて上記基準電圧を簡単に調整することが可能になる。

【0021】また、上記第1の発明の階調表示基準電圧発生回路は、上記調整回路に、上記基準電圧の入力端子と、上記調整用データの入力端子と、調整後の電圧の出力端子と、上記調整用データに応じて上記基準電圧よりも高い電圧あるいは上記基準電圧よりも低い電圧を生成

して上記調整後の電圧として出力する調整後電圧生成回路を備えることが望ましい。

【0022】上記構成によれば、入力端子から入力された上記基準電圧に基づいて、調整後電圧生成回路によって、上記調整用データに応じて上記基準電圧よりも高いあるいは低い電圧が生成され、出力端子から調整後の電圧として出力される。

【0023】また、上記第1の発明の階調表示基準電圧発生回路は、上記調整後電圧生成回路を、上記調整用データに応じた電位差を発生する電位差発生回路と、上記基準電圧と電位差との和電圧を出力する和電圧出力回路を備えて、上記和電圧出力回路からの和電圧を上記調整後の電圧として出力するようにならざるが如きが望ましい。

【0024】上記構成によれば、電位差発生回路によって上記調整用データに応じた電位差が発生される。そして、この電位差と上記基準電圧との和電圧が和電圧出力回路によって生成されて、上記調整後の電圧として出力される。

【0025】また、上記第1の発明の階調表示基準電圧発生回路は、上記調整後電圧生成回路を、上記入力端子と出力端子との間に介設されて、流れる電流値に応じた電位差を両端に発生させる抵抗素子と、1以上の定電流源と、上記調整用データに基づいてオンオフすると共に、上記定電流源と抵抗素子との間に介設された1以上のスイッチ素子を備えて、上記調整用データに基づいて各スイッチ素子のオンオフを制御することによって上記抵抗素子に流れる電流値を変化させて上記電位差を変化させるように成ることが望ましい。

【0026】上記構成によれば、上記調整用データに基づいて定電流源と上記抵抗素子との間に介設された各スイッチ素子のオンオフが制御されると、上記入力端子と出力端子との間に介設された上記抵抗素子を流れる電流値が変化される。その結果、上記抵抗素子の両端に発生する電位差が変化されて上記調整用データに応じた調整量で上記基準電圧の調整が行われ、上記調整後の電圧として出力される。

【0027】また、上記第1の発明の階調表示基準電圧発生回路は、上記抵抗素子と出力端子との間に介設されたバッファアンプを備えることが望ましい。

【0028】上記構成によれば、上記抵抗素子と出力端子との間に介設されたバッファアンプによって出力インピーダンスが低められ、上記出力端子から安定して出力電流が取り出される。

【0029】また、上記第1の発明の階調表示基準電圧発生回路は、上記定電流源を(nを正の整数として)2^(n-1)の重み付けされた電流を発生するように成し、上記調整用データを2の補数表現による2進数の多ビットデジタルデータと成すことが望ましい。

【0030】上記構成によれば、上記調整用データのビット番号をnとすることによって上記調整用データと上

記定電流源の重みとを対応付けることができ、上記調整用データに応じた倍数の電位差が上記抵抗素子の両端に発生される。

【0031】また、上記第1の発明の階調表示基準電圧発生回路は、上記定電流源を、上記抵抗素子に電流を流し込む1以上の第1定電流源と、上記抵抗素子から電流を流し出す1以上の第2定電流源で構成し、上記スイッチ素子を、上記抵抗素子に電流を流し込む第1定電流源、及び、上記抵抗素子から電流を流し出す第2定電流源を設定するようにならざるが望ましい。

【0032】上記構成によれば、上記調整用データに基づいて上記各スイッチ素子のオン/オフが制御されると、上記抵抗素子に電流を流し込む第1定電流源と上記抵抗素子から電流を流し出す第2定電流源とが設定される。こうして、上記調整用データに応じて、上記基準電圧の調整量と増減とが設定される。

【0033】また、上記第1の発明の階調表示基準電圧発生回路は、上記基準電圧生成回路を、 γ 補正された基準電圧を生成するように成し、上記調整回路を、上記 γ 補正された基準電圧を調整する γ 補正調整回路とすることが望ましい。

【0034】上記構成によれば、一旦 γ 補正された基準電圧が、さらに液晶材料や液晶パネルの特性に合わせて調整される。したがって、より正確に液晶材料や液晶パネルの特性に合わせた基準電圧を生成することが可能になる。

【0035】また、第2の発明の液晶駆動装置は、上記第1の発明の階調表示基準電圧発生回路を備えたことを特徴としている。

【0036】上記構成によれば、上記階調表示基準電圧発生回路は、基準電圧生成回路によって生成された複数レベルの基準電圧の夫々を、調整用データに基づいて調整回路によって調整可能になっている。したがって、外部から上記調整用データを与えることによって、当該液晶駆動装置を作り変えることなく、液晶材料や液晶パネルの特性に合わせて上記基準電圧が簡単に調整される。

【0037】

【発明の実施の形態】以下、この発明を図示の実施の形態により詳細に説明する。図1は、本実施の形態の階調表示基準電圧発生回路における構成を示すブロック図である。この階調表示基準電圧発生回路は、特にアクティブラーマトリックス方式の液晶表示装置における液晶駆動回路等に使用することができる。尚、本実施の形態における階調表示基準電圧発生回路が搭載される液晶表示装置の構成、その液晶表示装置における液晶パネルの構成、その液晶駆動波形、および、そのソースドライバの構成は、図6乃至図10に従つて説明した液晶表示装置の構成、液晶パネルの構成、液晶駆動波形、ソースドライバの構成と同一であるため、ここでは説明を省略する。

【0038】本実施の形態における階調表示基準電圧発

生回路41は、図11に示す従来の階調表示基準電圧発生回路39の場合と同様に、64通りの基準電圧を作成し中間電圧を生成するものである。

【0039】本実施の形態における階調表示基準電圧発生回路41は、最上位電圧入力端子V0と最下位電圧入力端子V64との2つの電圧入力端子と、基準となる γ 補正を行うための抵抗比を有する8個の抵抗素子R0～R7と、この抵抗素子R0～R7によって得られた γ 補正後の各基準電圧を一定の範囲で上下に微調整する γ 補正調整回路42と、この γ 補正調整回路42が上記微調整する際に用いる調整用データをラッチするデータラッチ回路43を有している。さらに、最上位電圧入力端子V0と γ 補正調整回路42の出力端子との間、各 γ 補正調整回路42の出力端子間、 γ 補正調整回路42の出力端子と最下位電圧入力端子V64との間に直列に8個ずつ接続された合計64個の抵抗(図示せず)を有している。

【0040】上記構成を有するために、図11に示す従来の階調表示基準電圧発生回路39のように、9本の中間調電圧入力端子V0～V64を設ける必要は無く、上記中間電圧を当該階調表示基準電圧発生回路41内で生成し調整することができる。

【0041】図2は、上記 γ 補正調整回路42の構成を示す概略ブロック図である。 γ 補正調整回路42は、電圧降下を発生させるための1つの抵抗素子Rと、2個の定電流源44, 45と、バッファアンプ46で構成される。そして、抵抗素子Rに電流を流すことによる電圧降下を利用して、入力された電圧を一定の電圧だけ上下にシフトすることによって出力電圧を調整する。このような構成を有する γ 補正調整回路42は、次のように動作する。

【0042】すなわち、上記 γ 補正調整回路42の入力端子47に、例えば基準となる電圧Vrefが供給される。そして、基準電圧Vrefよりも高い出力電圧あるいは低い出力電圧を得る場合には、定電流源44, 45によって抵抗素子Rに流れる電流を変化させ、抵抗素子Rによる電圧降下を利用して、入力された電圧を抵抗素子Rでの電圧降下の分だけ上または下にシフトした電圧Voutを出力端子48から出力するのである。

【0043】つまり、上記基準電圧Vrefよりも高い出力電圧Voutを得る場合には、

$$V_{out} = V_{ref} + i \cdot R$$

になるように、また、基準電圧Vrefよりも低い出力電圧Voutを得る場合には、

$$V_{out} = V_{ref} - i \cdot R$$

になるように、 γ 補正調整回路42によって電圧を調整するのである。

【0044】図3は、上記基準電圧Vrefよりも高い出力電圧Voutを得る場合(図3(a))、および、基準電圧Vrefよりも低い出力電圧Voutを得る場合(図3(b))に、

定電流源44, 45の動作によって抵抗素子Rを流れる電流が変化した状態を示す。この場合、図3(a)に示すように、抵抗素子Rよりも入力端子47側にある定電流源44を接地し、出力端子48側にある定電流源45を電源に接続することによって、抵抗素子Rには定電流源45から定電流源44に向う正の向きの電流iが流れ。その結果、入力端子47から基準電圧Vrefが入力された場合の出力端子48からの出力電圧Voutは、基準電圧Vrefよりも抵抗素子Rでの電圧降下の分だけ高い。

$$V_{out} = V_{ref} + i \cdot R$$

となる。

【0045】一方、図3(b)に示すように、上記定電流源44を電源に接続し、定電流源45を接地することによって、抵抗素子Rには定電流源44から定電流源45に向う負の向きの電流iが流れ。その結果、入力端子47から基準電圧Vrefが入力された場合の出力端子48からの出力電圧Voutは、基準電圧Vrefよりも抵抗素子Rでの電圧降下の分だけ低い。

$$V_{out} = V_{ref} - i \cdot R$$

となるのである。

【0046】そして、個々の上記 γ 補正調整回路42における各定電流源44, 45に関して、電流値を複数値に切り換え可能にし、さらに接地と電源への接続とを切り換え可能にし、上記夫々の切り換えをデータラッッチ回路43にラッチされた調整用データに基づいて制御することによって、抵抗素子R0～R7で得られた γ 補正電圧を微調整するのである。こうして微調整された各基準電圧間の電圧が、さらに上記64個の抵抗のうちの8個によって8等分されて、D/A変換回路(図10参照)に送出されるのである。

【0047】図4は、上記各定電流源44, 45に関する電流値の切り換えおよび接地/電源の接続切り換えを実現する γ 補正調整回路42の定電流源部の回路構成を示す。この定電流源部は、電源に接続されると共に、nを正の整数として、 $2^{(n-1)}$ で重み付けされた電流 $2^{(n-1)}i$ を発生する5個の定電流源*i*, 2*i*, 4*i*, 8*i*, 16*i*を有する。そして、夫々の定電流源 $2^{(n-1)}i$ は、 $+2^{(n-1)}$ の制御信号によってオンするスイッチ $+2^{(n-1)}$ を介して、抵抗素子Rの一端および出力端子48に接続されている。さらに、 $-2^{(n-1)}$ の制御信号によってオンするスイッチ $-2^{(n-1)}$ を介して、抵抗素子Rの他端および入力端子47に接続されている。

【0048】同様に、接地されると共に、上記 $2^{(n-1)}$ で重み付けされた電流 $2^{(n-1)}i$ を発生する5個の定電流源*i*, 2*i*, 4*i*, 8*i*, 16*i*を有する。そして、夫々の定電流源 $2^{(n-1)}i$ は、 $+2^{(n-1)}$ の制御信号によってオンするスイッチ $+2^{(n-1)}$ を介して、抵抗素子Rの上記他端および入力端子47に接続されている。さらに、 $-2^{(n-1)}$ の制御信号によってオンするスイッチ $-2^{(n-1)}$

$(n-1)$ を介して、抵抗素子Rの上記一端および出力端子48に接続されている。

【0049】つまり、上記スイッチ $+2^{(n-1)}$ またはスイッチ $-2^{(n-1)}$ を介して入力端子47に接続された定電流源 $2^{(n-1)}i$ は図3における定電流源44として機能し、スイッチ $+2^{(n-1)}$ あるいはスイッチ $-2^{(n-1)}$ を介して出力端子48に接続された定電流源 $2^{(n-1)}i$ は図3における定電流源45として機能するのである。そして、上記データラッチ回路43にラッチされている2の補数表現による符号付2進数の多ビットデジタルデータである調整用データに基づいて、各スイッチ $+2^{(n-1)}$ およびスイッチ $-2^{(n-1)}$ のオン/オフを制御することによって、定電流源44, 45に関する電流値の切り換えおよび電源/接地の接続切り換えを実現するのである。

【0050】こうすることによって、上記抵抗素子Rを流れる電流の値と方向とを変化させることができ、入力電圧Vinに対して抵抗素子Rに流れる電圧降下の分だけ上にまたは下に複数段にシフトした電圧Voutを出力することができる。以下、具体例を挙げて説明する。

【0051】以下の説明は、上記調整用データが6ビットデータであるとして行う。このような6ビットで表わされる調整用データに基づく調整は、 γ 補正值に対する調整を $-32 \sim +31$ の64段階で行うことを可能にするのである。

【0052】図4において、上記定電流源*i*, 2*i*, 4*i*, 8*i*, 16*i*の夫々は、 $2^{(n-1)}$ で重み付けされた電流値*i*, 2*i*, 4*i*, 8*i*, 16*i*を発生する。また、上記各スイッチ $+2^{(n-1)}$ およびスイッチ $-2^{(n-1)}$ は、データラッチ回路43から入力される6ビットの調整用データに基づいてオンあるいはオフされる。以下、6ビットの調整用データに基づく γ 補正調整回路42の動作を説明する。

【0053】第1の場合として、上記調整用データが「+1 : (000001)」の場合について述べる。この場合には2つのスイッチ $+2^0$ のみがオンし、他の総てのスイッチはオフする。この状態は、図3(a)と同じである。つまり、抵抗素子Rに流れる電流I_{total}は定電流源*i*と同じであり、電流の向きは上記正である。したがって、出力電圧Voutは入力された基準電圧Vinよりも抵抗素子Rでの電圧降下分だけ上昇し、

$$V_{out} = V_{in} + i \times R$$

の出力電圧が得られる。これは、入力基準電圧Vinよりも(*i* × R)だけ高い電圧である。

【0054】また、他の場合として、上記調整データが「-9 : (101001)」の場合について説明する。この場合には、2つのスイッチ -2^3 および2つのスイッチ -2^0 の合計4つのスイッチがオンし、他の総てのスイッチはオフする。この状態は、図3(b)と同じである。

つまり、抵抗素子Rに流れる電流 I_{total} は定電流源*i*と定電流源 $8i$ との電流の和である $9i$ となり、電流の向きは上記負である。したがって、出力電圧 V_{out} は入力された基準電圧 V_{in} よりも抵抗素子Rでの電圧降下分だけ下降し、

$$V_{out} = V_{in} - 9i \times R$$

の出力電圧が得られる。これは、入力基準電圧 V_{in} よりも($i \times R$)の9倍だけ低い電圧である。

【0055】他の調整用データの場合においても、上述の動作に準じて、夫々のスイッチ $+2^{(n-1)}$, $-2^{(n-1)}$ をオンまたはオフすることによって、入力基準電圧 V_{in} を中心として、1段階当たり($i \times R$)の電圧で $-32 \sim +31$ の範囲内で64段階に電圧調整を行うことができる。

【0056】すなわち、上記調整用データとして2の補数表現による符号付2進数の多ビットディジタルデータを用いることによって、そのビット番号*n*と抵抗素子Rに流す電流値の重み(倍率) $2^{(n-1)}$ とをスイッチ $+2^{(n-1)}$, $-2^{(n-1)}$ を介して対応付けることができる。したがって、データラッチ回路42からの調整用データに応じた倍率の調整量を得ることができることになる。つまり、上記調整用データによって上記基準値の調整量を簡単に指定することができる。

【0057】このように、上記データラッチ回路43からの調整用データに応じてスイッチ $+2^{(n-1)}$, $-2^{(n-1)}$ をオン/オフすることによって、入力電圧に対して調整用データに基づく調整を行った電圧を出力することができ、この調整を抵抗素子R0～R7に基づく γ 補正値に適用することによって、図5に示すように、液晶駆動出力電圧の特性を、抵抗素子R0～R7に基づく補正值を中心として上記調整用データに基づいて上下に変更することができる。

【0058】尚、上記調整用データのデータラッチ回路43への書き込みは、通常の表示データDの入力端子を使用して、表示データ取り込みクロック信号に同期して、例えば入力ラッチ回路、サンプリングメモリ、ホールドメモリおよびレベルシフタ回路(図10参照)を介して行うことができる。

【0059】上述のように、上記実施の形態においては、ソースドライバのD/A変換回路に基準電圧を供給する階調表示電圧発生回路41に、 γ 補正用の抵抗比を有する各抵抗素子R0～R7からの基準電圧 V_{ref} をデータラッチ回路43に格納された調整用データに基づいて上方あるいは下方に調整する γ 補正調整回路42を設けている。

【0060】そして、この γ 補正調整回路42を次のように構成している。すなわち、*n*を正の整数として、電源に接続されて $2^{(n-1)}$ で重み付けされた電流 $2^{(n-1)}i$ を発生する5個の定電流源 $2^{(n-1)}i$ を、 $+2^{(n-1)}$ の制御信号でオンするスイッチ $+2^{(n-1)}$ を介して抵抗素子

Rおよび出力端子48に接続する一方、 $-2^{(n-1)}$ の制御信号でオンするスイッチ $-2^{(n-1)}$ を介して抵抗素子Rおよび入力端子47に接続している。同様に、接地されて $2^{(n-1)}$ で重み付けされた電流 $2^{(n-1)}i$ を発生する5個の定電流源 $2^{(n-1)}i$ を、 $+2^{(n-1)}$ の制御信号でオンするスイッチ $+2^{(n-1)}$ を介して抵抗素子Rおよび入力端子47に接続する一方、 $-2^{(n-1)}$ の制御信号でオンするスイッチ $-2^{(n-1)}$ を介して抵抗素子Rおよび出力端子48に接続している。

10 【0061】したがって、上記データラッチ回路43からの6ビットの調整用データに基づいて、各スイッチ $+2^{(n-1)}$, $-2^{(n-1)}$ のオン/オフを制御することによって、抵抗素子Rを流れる電流値と方向との組み合わせを64通りに切り替え設定することができる。つまり、各抵抗素子R0～R7によって γ 補正された夫々の基準電圧 V_{ref} を、上方に31段階と下方に32段階との合計64段階に調整することができる。

【0062】すなわち、この実施の形態によれば、例えば表示データに上記調整用データを書き加え、表示データDの入力端子を利用して上記調整用データをデータラッチ回路43へ書き込むことによって、簡単に γ 補正特性を変更できるのである。したがって、液晶材料や液晶パネルの特性に合わせてソースドライバの設計を変更する必要が無くなり、その都度LSI(大規模集積回路)を作り変えることなく対応可能なソースドライバを提供できるのである。

20 【0063】その際に、本階調表示電圧発生回路41においては、内部で各抵抗素子R0～R7と γ 補正調整回路42とによって所望の中間電圧を発生するので、例えば9レベルの中間調基準電圧を外部から供給してもらう必要はない。したがって、外部からの中間調基準電圧を受ける電圧入力端子を最上位電圧入力端子V0と最下位電圧入力端子V64との2本のみにして、外付け回路規模の縮小や端子数の削減を図ることができ、製造コストを抑えることができる。

30 【0064】また、上述したように、上記調整用のデータは、随時ソースドライバ内にあるデータラッチ回路43に書き込むことができる。そのため、液晶モジュール1台毎に生ずる階調表示の量産ばらつきを補正することができる。さらには、上記調整用のデータは、液晶パネルの1水平ライン毎に書き込むことも可能である。したがって、液晶パネルにおける表示斑の一つである横シャドーイングを補正して、より高品位な表示を実現することも可能となる。

40 【0065】上記実施の形態においては、上記電源に接続された第1の定電流源 $2^{(n-1)}i$ を5個、この第1の定電流源を抵抗素子Rおよび出力端子48に接続するスイッチ $+2^{(n-1)}$ を5個、上記第1の定電流源を抵抗素子R及び入力端子47に接続するスイッチ $-2^{(n-1)}$ を5個、接地された第2の定電流源 $2^{(n-1)}i$ を5個、こ

の第2の定電流源を抵抗素子R及び入力端子47に接続するスイッチ+2⁽ⁿ⁻¹⁾を5個、上記第2の定電流源を抵抗素子R及び出力端子48に接続するスイッチ-2⁽ⁿ⁻¹⁾を5個設け、6ビットの調整用データに基づいて各スイッチ+2⁽ⁿ⁻¹⁾,-2⁽ⁿ⁻¹⁾のオン/オフを制御して γ 補正された各基準電圧Vrefを64段階に調整するようしている。しかしながら、言うまでもなく、上記定電源やスイッチの個数や調整用データのビット数は上記値に限定されるものではない。

【0066】さらに、上記定電流源が発生する電流値に対する重み付けも「2⁽ⁿ⁻¹⁾」に限定されるものではなく、液晶材料や液晶パネルの特性や階調表示の量産ばらつき等を考慮して適宜設定しても構わない。

【0067】

【発明の効果】以上より明らかなように、第1の発明の階調表示基準電圧発生回路は、基準電圧生成回路で生成された複数レベルの基準電圧の夫々を、調整回路によって、外部からの調整用データに基づいて調整できるので、当該階調表示基準電圧発生回路が一旦液晶駆動装置に搭載された後においても、外部から上記調整用データを与えることによって、当該液晶駆動装置を作り変えることなく、液晶材料や液晶パネルの特性に合わせて上記基準電圧を簡単に調整することが可能になる。

【0068】また、上記調整用データを隨時与えることによって、当該階調表示基準電圧発生回路が搭載された液晶モジュール1台毎に生ずる階調表示の量産ばらつきを補正することが可能になる。さらに、上記基準電圧生成回路と調整回路とによって内部で所望の中間電圧を発生するので、3以上のレベルの中間調基準電圧を外部から供給してもらう必要はない。したがって、外付け回路規模の縮小や端子数の削減を図ることができ、製造コストを抑えることができる。

【0069】また、上記第1の発明の階調表示基準電圧発生回路は、上記調整回路に、上記基準電圧の入力端子と、上記調整用データの入力端子と、調整後の電圧の出力端子と、上記調整用データに応じて上記基準電圧よりも高いあるいは低い電圧を生成して上記調整後の電圧として出力する調整後電圧生成回路を備えれば、上記基準電圧に基づいて、上記調整用データに応じた調整後の電圧を容易に生成して上記出力端子から出力できる。

【0070】また、上記第1の発明の階調表示基準電圧発生回路は、上記調整後電圧生成回路を、上記調整用データに応じた電位差を発生する電位差発生回路と、上記基準電圧と電位差との和電圧を出力する和電圧出力回路で構成すれば、上記調整後電圧生成回路を簡単に形成できる。

【0071】また、上記第1の発明の階調表示基準電圧発生回路は、上記調整後電圧生成回路を、上記入力端子と出力端子との間に介設された抵抗素子と、定電流源と、上記定電流源と抵抗素子との間に介設されて上記調

整用データに基づいてオン/オフするスイッチ素子で構成すれば、上記調整用データに基づいて各スイッチ素子のオン/オフを制御することによって、上記抵抗素子を流れる電流値を変化させて両端電位差を制御できる。したがって、上記調整用データに応じた調整量で上記基準電圧の調整を行うことができる。

【0072】また、上記第1の発明の階調表示基準電圧発生回路は、上記抵抗素子と出力端子との間に介設されたバッファアンプを備えれば、出力インピーダンスを低くして上記出力端子から安定して出力電流を取り出すことができる。

【0073】また、上記第1の発明の階調表示基準電圧発生回路は、上記定電流源を(nを正の整数として)2⁽ⁿ⁻¹⁾の重み付けされた電流を発生するように成し、上記調整用データを2の補数表現による2進数の多ビットデジタルデータと成せば、上記調整用データのビット番号をnとして上記調整用データと上記定電流源の重みとを対応付けることができる。したがって、上記調整用データに応じた倍数の電位差を上記抵抗素子の両端に発生させることができる。

【0074】すなわち、この発明によれば、上記調整用データによって、上記基準電圧の調整量を簡単に指定することができる。さらに、上記調整用データを表示データに書き加えることによって、液晶パネルの1水平ライン毎に階調表示用の上記基準電圧を調整し、液晶パネルにおける表示斑の一つである横シャドーイングを補正してより高品位な表示を得ることが可能になる。

【0075】また、上記第1の発明の階調表示基準電圧発生回路は、上記定電流源を、上記抵抗素子に電流を流し込む第1定電流源と上記抵抗素子から電流を流し出す第2定電流源で構成し、上記スイッチ素子によって、上記抵抗素子に電流を流し込む第1定電流源および上記抵抗素子から電流を流し出す第2定電流源を設定するよう成せば、上記調整用データに応じて上記基準電圧の調整量と増減とを設定することができる。

【0076】また、上記第1の発明の階調表示基準電圧発生回路は、上記基準電圧生成回路を、 γ 補正された基準電圧を生成するように成し、上記調整回路を、上記 γ 補正された基準電圧を調整する γ 補正調整回路とすれば、一旦 γ 補正された基準電圧を、さらに液晶材料や液晶パネルの特性に合わせて調整することができる。したがって、より正確に液晶材料や液晶パネルの特性に合わせた基準電圧を生成することができる。

【0077】また、第2の発明の液晶駆動装置は、生成した複数レベルの基準電圧の夫々を調整用データに基づいて調整できる上記第1の発明の階調表示基準電圧発生回路を備えているので、外部から上記調整用データを与えることによって、当該液晶駆動装置を作り変えることなく、液晶材料や液晶パネルの特性に合わせて上記基準電圧を簡単に調整することができる。

【図面の簡単な説明】

【図1】 この発明の階調表示基準電圧発生回路における構成を示すブロック図である。

【図2】 図1における γ 補正調整回路の概略ブロック図である。

【図3】 基準電圧よりも高い出力電圧を得る場合と低い出力電圧を得る場合とにおける定電流源の動作説明図である。

【図4】 γ 補正調整回路における定電流源部の回路構成を示す図である。

【図5】 図1に示す階調表示基準電圧発生回路による液晶駆動出力電圧の特性を示す図である。

【図6】 TFT方式による液晶表示装置のブロック構成を示す図である。

【図7】 図6における液晶パネルの構成を示す図である。

【図8】 液晶駆動波形の一例を示す図である。

【図9】 図8よりも印加電圧が低い場合の液晶駆動波形を示す図である。

【図10】 図6におけるソースドライバのブロック図である。

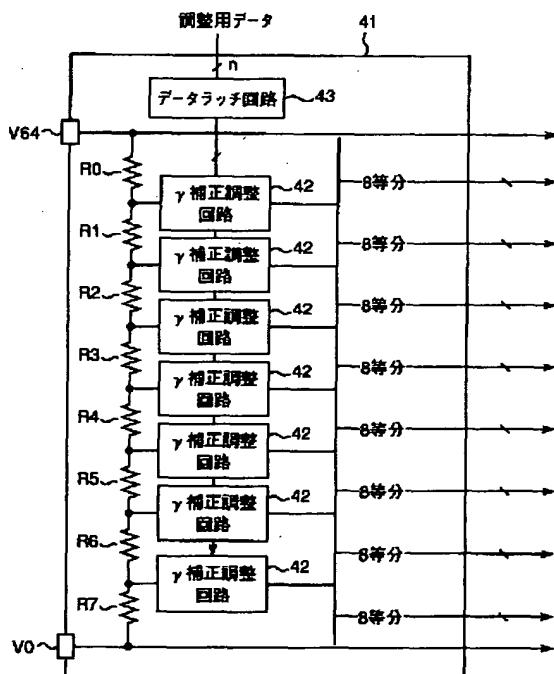
【図11】 図10における階調表示基準電圧発生回路の構成を示す図である。

【図12】 図11に示す階調表示基準電圧発生回路による液晶駆動出力電圧の特性例を示す図である。

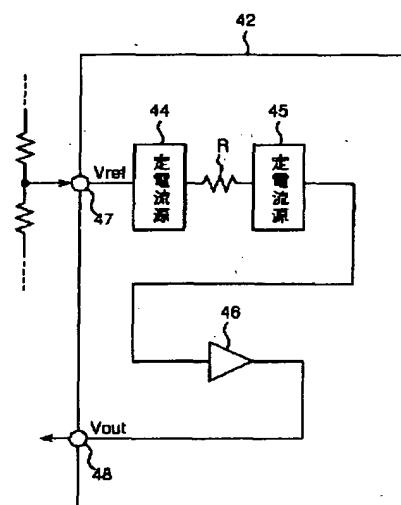
10 【符号の説明】

41…階調表示基準電圧発生回路、42… γ 補正調整回路、43…データラッチ回路、44…定電流源、45…バッファアンプ、46…オペアンプ、47…Vref入力端子、48…Vout出力端子、R0～R7…抵抗素子、+2⁽ⁿ⁻¹⁾，-2⁽ⁿ⁻¹⁾…スイッチ。

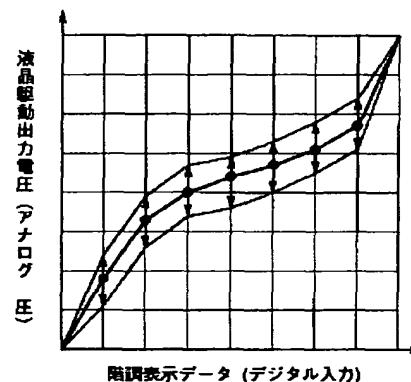
【図1】



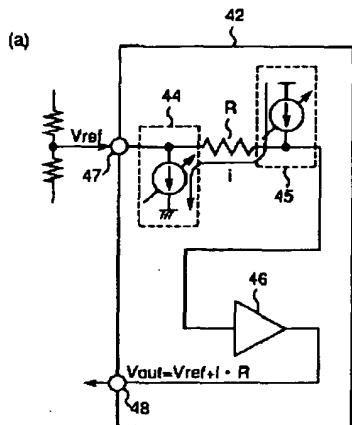
【図2】



【図5】

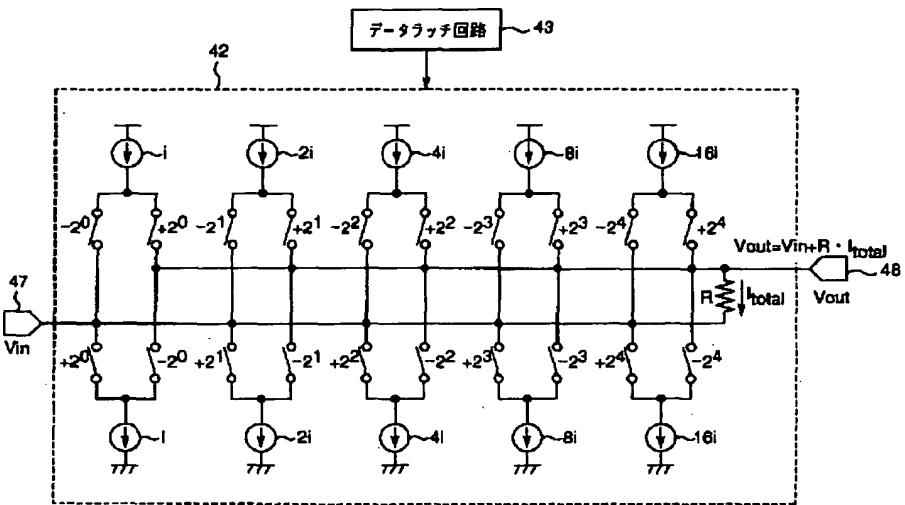


【図3】

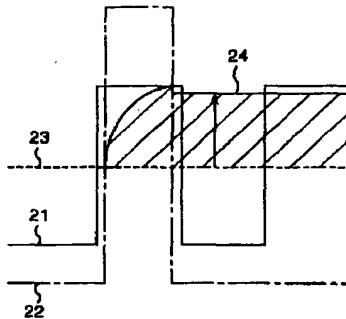


(b)

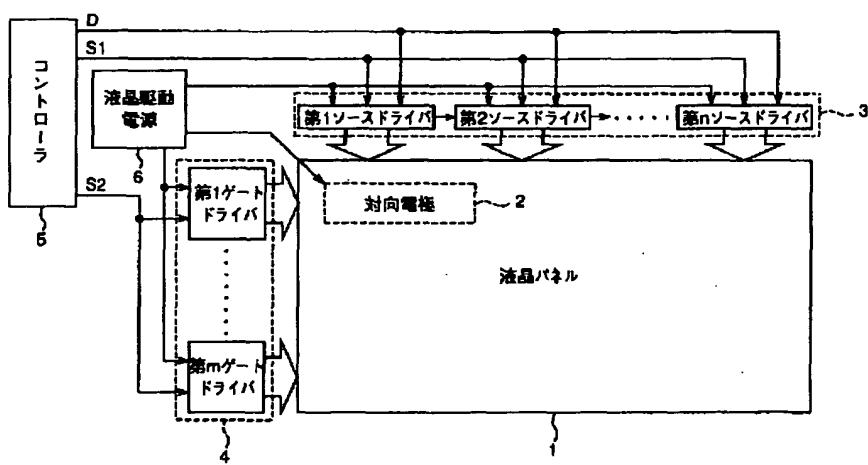
〔图4〕



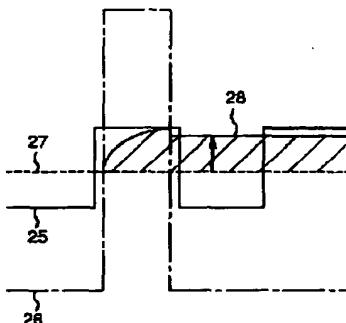
【图8】



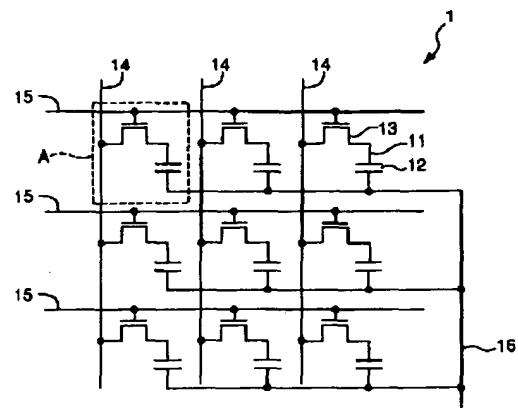
【図6】



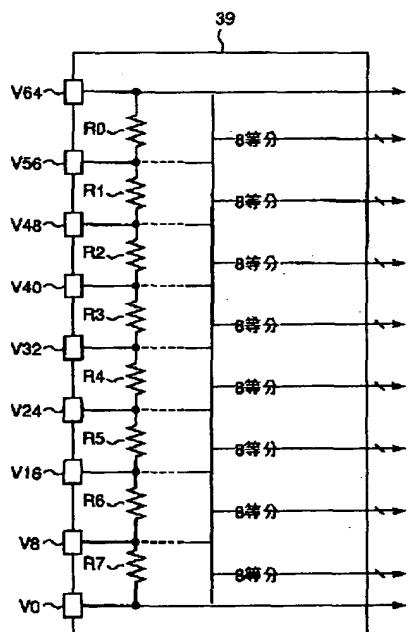
【四九】



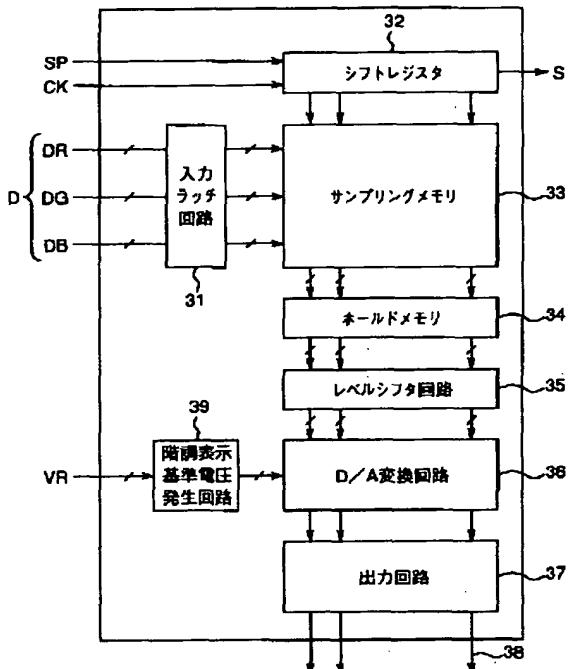
【図7】



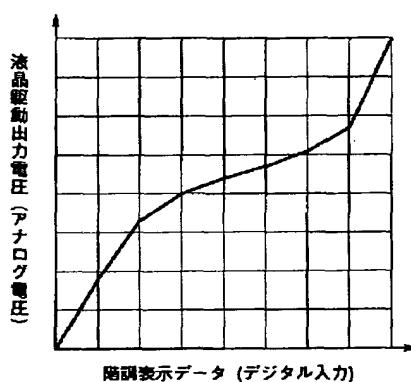
【図11】



【図10】



【図12】



フロントページの続き

(51)Int.Cl.⁷G 09 G 3/20
H 04 N 5/66

識別記号

6 4 1

F I

G 09 G 3/20
H 04 N 5/66

マークコード(参考)

6 4 1 Q
A